

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re Patent Application of:

Ok Byung KIM, et al.

Application No.: TO BE ASSIGNED

Group Art Unit: TO BE ASSIGNED

Filed: October 20, 2003

Examiner:

For: DISPLAY DEVICE HAVING SUPERIOR CHARACTERISTICS

**SUBMISSION OF CERTIFIED COPY OF PRIOR FOREIGN  
APPLICATION IN ACCORDANCE  
WITH THE REQUIREMENTS OF 37 C.F.R. § 1.55**

Commissioner for Patents  
PO Box 1450  
Alexandria, VA 22313-1450

Sir:

In accordance with the provisions of 37 C.F.R. § 1.55, the applicant(s) submit(s) herewith a certified copy of the following foreign application:

Korean Patent Application No(s). 2002-68232

Filed: November 5, 2002

It is respectfully requested that the applicant(s) be given the benefit of the foreign filing date(s) as evidenced by the certified papers attached hereto, in accordance with the requirements of 35 U.S.C. § 119.

Respectfully submitted,

STAAS & HALSEY LLP

Date: October 20, 2003

By: 

Michael D. Stein  
Registration No. 37,240

1201 New York Ave, N.W., Suite 700  
Washington, D.C. 20005  
Telephone: (202) 434-1500  
Facsimile: (202) 434-1501

# 대한민국 특허청

## KOREAN INTELLECTUAL PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출원번호 : 10-2002-0068232  
Application Number

출원년월일 : 2002년 11월 05일  
Date of Application NOV 05, 2002

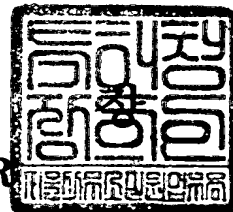
출원인 : 삼성에스디아이 주식회사  
Applicant(s) SAMSUNG SDI CO., LTD.



2003 년 05 월 01 일

특 허 청

COMMISSIONER





## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2002.11.05
【발명의 명칭】	특성이 우수한 디스플레이 디바이스
【발명의 영문명칭】	DISPLAY DEVICE HAVING GOOD PERFORMANCE
【출원인】	
【명칭】	삼성에스디아이 주식회사
【출원인코드】	1-1998-001805-8
【대리인】	
【성명】	박상수
【대리인코드】	9-1998-000642-5
【포괄위임등록번호】	2000-055227-0
【발명자】	
【성명의 국문표기】	김옥병
【성명의 영문표기】	KIM,OK BYUNG
【주민등록번호】	730604-1019511
【우편번호】	442-470
【주소】	경기도 수원시 팔달구 영통동 1032-1 B05호
【국적】	KR
【발명자】	
【성명의 국문표기】	이기용
【성명의 영문표기】	LEE,KI YONG
【주민등록번호】	630316-1002129
【우편번호】	449-731
【주소】	경기도 용인시 기흥읍 동성아파트 101-1406
【국적】	KR
【발명자】	
【성명의 국문표기】	박지용
【성명의 영문표기】	PARK,JI YONG
【주민등록번호】	700331-1823311



1020020068232

출력 일자: 2003/5/3

【우편번호】	442-470
【주소】	경기도 수원시 팔달구 영통동 993-3, 204호
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 박상수 (인)
【수수료】	
【기본출원료】	20 면 29,000 원
【가산출원료】	0 면 0 원
【우선권주장료】	0 건 0 원
【심사청구료】	10 항 429,000 원
【합계】	458,000 원
【첨부서류】	1. 요약서·명세서(도면)_1통

**【요약서】****【요약】**

본 발명은 특성이 우수한 디스플레이 디바이스에 관한 것으로, 디스플레이 영역인 화소 영역에서 폴리실리콘 기판의 프라임리 결정립 경계와 박막 트랜지스터의 소스로부터 드레인으로 흐르는 전류 방향이 이루는 각이  $-30^\circ$  내지  $30^\circ$ 가 되도록 제작된 것을 특징으로 하는 디스플레이 디바이스를 제공함으로써 각 영역에 맞도록 TFT의 특성을 최적화하여 특성이 우수한 디스플레이 디바이스를 제공할 수 있다.

**【대표도】**

도 4a

**【색인어】**

다결정 실리콘, 결정립, 결정립 경계, 액티브 채널 영역

**【명세서】****【발명의 명칭】**

특성이 우수한 디스플레이 디바이스{DISPLAY DEVICE HAVING GOOD PERFORMANCE}

**【도면의 간단한 설명】**

도 1a는 동일한 결정립 크기  $G_s$  및 액티브 채널 차원  $L \times W$ 에 대하여 치명적인 결정립 경계의 수가 2인 TFT의 개략적인 단면을 도시한 도면이고, 도 1b는 치명적인 결정립 경계의 수가 3인 TFT의 개략적인 단면을 도시한 도면이다.

도 2a 및 도 2b는 종래 기술에 따라 SLS 결정화법에 의하여 형성된 입자 크기가 큰 실리콘 그래인을 포함한 TFT의 액티브 채널의 개략적인 단면을 도시한 도면이다.

도 3a 내지 도 3c는 또 다른 종래 기술에 따라 제조된 TFT의 액티브 채널의 개략적인 단면을 도시한 도면이다.

도 4a는 TFT의 액티브 채널 영역에서 "프라이머리" 결정립 경계가 소스에서 드레인으로 흐르는 전류의 방향과 수직이 되도록 배치된 것을 나타내는 도면이고, 도 4b는 도 4a의 배치에 따라 제작된 TFT를 기판 내 위치에 따라 측정된  $V_{th}$  곡선을 나타내는 도면이다.

도 5a는 TFT의 액티브 채널 영역에서 "프라이머리" 결정립 경계가 소스에서 드레인으로 흐르는 전류의 방향과 평행이 되도록 배치된 것을 나타내는 도면이고, 도 5b는 도 5a의 배치에 따라 제작된 TFT를 기판 내 위치에 따라 측정된  $V_{th}$  곡선을 나타내는 도면이다.

**【발명의 상세한 설명】****【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

## &lt;6&gt; [산업상 이용분야]

<7> 본 발명은 디스플레이 디바이스에 관한 것으로서, 더욱 상세하게는 구동 특성 및 휘도 특성이 우수한 디스플레이 디바이스에 관한 것이다.

## &lt;8&gt; [종래 기술]

<9> 다결정 실리콘을 이용한 TFT(Thin Film Transistor) 제작시, 액티브 채널(active channel) 영역 내에 포함되는 다결정 실리콘의 결정립 경계에 존재하는 원자 가표(dangling bonds) 등의 결합 결함은 전하 캐리어(electric charge carrier)에 대하여 트랩(trap)으로 작용하는 것으로 알려져 있다.

<10> 따라서, 결정립의 크기, 크기 균일성, 수와 위치, 방향 등은 문턱 전압( $V_{th}$ ), 문턱치 경사(subthreshold slope), 전하 수송 이동도(charge carrier mobility), 누설 전류(leakage current), 및 디바이스 안정성(device stability) 등과 같은 TFT 특성에 직접 또는 간접적으로 치명적인 영향을 줄 수 있음은 물론, TFT를 이용한 액티브 매트릭스 디스플레이(active matrix display) 기판 제작시 결정립의 위치에 따라서도 TFT의 균일성에도 치명적인 영향을 줄 수 있다.

<11> 이때, 디스플레이 디바이스의 전체 기판 위에 TFT의 액티브 채널 영역 내에 포함되는 치명적인 결정립 경계(이하, "프라이머리(primary)" 결정립 경계라 칭함)의 수는 결

정립의 크기, 기울어짐 각도  $\theta$ , 액티브 채널의 차원(dimension)(길이(L), 폭(W))과 기판 상의 각 TFT의 위치에 따라 같거나 달라질 수 있다(도 1a 및 도 1b).

<12> 도 1a 및 도 1b에서와 같이, 결정립 크기  $G_s$ , 액티브 채널 차원(dimension)  $L \times W$ , 기울어짐 각도  $\theta$ 에 대하여 액티브 채널 영역에 포함될 수 있는 "프라이머리" 결정립 경계의 수는, 최대 결정립 경계의 수를  $N_{max}$ 라 할 때, 즉 TFT 기판 또는 디스플레이 디바이스 상의 위치에 따라 액티브 채널 영역 내에 포함되는 "프라이머리" 결정립 경계의 수는  $N_{max}$ (도 1a의 경우 3개) 또는  $N_{max} - 1$ (도 1b의 경우 2개)개가 될 것이며, 모든 TFT에 대하여  $N_{max}$ 의 "프라이머리" 결정립 경계의 수가 액티브 채널 영역 내에 포함될 때 가장 우수한 TFT 특성의 균일성이 확보될 수 있다. 즉, 각각의 TFT가 동일한 수의 결정립 경계를 갖는 것이 많을수록 균일성이 우수한 디바이스를 얻을 수 있다.

<13> 반면,  $N_{max}$  개의 "프라이머리" 결정립 경계의 수를 포함하는 TFT의 수와  $N_{max} - 1$ 개의 "프라이머리" 결정립 경계의 수를 포함하는 TFT의 수가 동일하다면, TFT 기판 또는 디스플레이 디바이스 상에 있는 TFT 특성 중 균일성 면에서 가장 나쁘리라 쉽게 예상할 수 있다.

<14> 이에 대하여, SLS(Sequential Lateral Solidification) 결정화 기술을 이용하여 기판 상에 다결정 또는 단결정인 입자가 거대 실리콘 그레인(large silicon grain)을 형성할 수 있으며(도 2a 및 도 2b), 이를 이용하여 TFT를 제작하였을 때, 단결정 실리콘으로 제작된 TFT의 특성과 유사한 특성을 얻을 수 있는 것으로 보고되고 있다.

<15> 그러나, 액티브 매트릭스 디스플레이를 제작하기 위해서는 드라이버(driver)와 화소 배치(pixel array)를 위한 수많은 TFT가 제작되어야 한다.



- <16> 예를 들어, SVGA급 해상도를 갖는 액티브 매트릭스 디스플레이의 제작에는 대략 100만개의 화소가 만들어지며, 액정 표시 소자(Liquid Crystal Display; LCD)의 경우 각 화소에는 1개의 TFT가 필요하며, 유기 발광 물질을 이용한 디스플레이(예를 들어, 유기 전계 발광 소자)에는 적어도 2개 이상의 TFT가 필요하게 된다.
- <17> 따라서, 100만개 또는 200만개 이상의 TFT 각각의 액티브 채널 영역에만 일정한 숫자의 결정립을 일정한 방향으로 성장시켜 제작하는 것은 불가능하다.
- <18> 이를 구현하는 방법으로는 미국 특허 제6,322,625호에서 개시된 바와 같이, 비정질 실리콘을 PECVD, LPCVD 또는 스퍼터링법에 의하여 증착한 후 SLS 기술로 전체 기판 상의 비정질 실리콘을 다결정 실리콘으로 변환하거나, 기판 상의 선택 영역만을 결정화하는 기술이 개시되어 있다(도 2a 및 도 2b 참조).
- <19> 선택 영역 역시 수  $\mu\text{m}$   $\times$  수  $\mu\text{m}$ 의 차원을 갖는 액티브 채널 영역에 비하면 상당히 넓은 영역이다. 또한, SLS 기술에서 사용하는 레이저 빔 크기(laser beam size)는 대략 수 mm  $\times$  수십 mm로서 기판 상의 전체 영역 또는 선택 영역의 비정질 실리콘을 결정화하기 위해서는 필연적으로 레이저 빔 또는 스테이지(stage)의 스텝핑(steping) 및 쉬프팅(shifting)이 필요하며, 이 때 레이저빔이 조사되는 영역간의 미스얼라인(misalign)이 존재하게 되고, 따라서, 수많은 TFT의 액티브 채널 영역 내에 포함되는 "프라이머리" 결정립 경계의 수는 달라지게 되며, 전체 기판 상 또는 드라이버 영역, 화소 셀 영역 내의 TFT는 예측할 수 없는 불균일성을 갖게 된다. 이러한 불균일성은 액티브 매트릭스 디스플레이 디바이스를 구현하는데 있어서 치명적인 악영향을 미칠 수 있다.
- <20> 또한, 미국 특허 제6,177,391호에서는 SLS 결정화 기술을 이용하여 거대 입자 실리콘 그레인(large silicon grain)을 형성하여 드라이버와 화소 배치를 포함한 LCD 디바이

스용 TFT 제작시 액티브 채널 방향이 SLS 결정화 방법에 의하여 성장된 결정립 방향에 대하여 평행한 경우 전하 캐리어(electric charge carrier) 방향에 대한 결정립 경계의 배리어(barrier) 효과가 최소가 되며(도 3a), 따라서, 단결정 실리콘에 버금가는 TFT 특성을 얻을 수 있는 반면, 액티브 채널 방향과 결정립 성장 방향이 90 °인 경우 TFT 특성이 전하 캐리어(electric charge carrier)의 트랩으로 작용하는 많은 결정립 경계가 존재하게 되며, TFT 특성이 크게 저하된다(도 3b).

<21> 실제로, 액티브 매트릭스 디스플레이 제작시 구동 회로(driver circuit) 내의 TFT와 화소 셀 영역 내의 TFT는 일반적으로 90 °의 각도를 갖는 경우가 있으며, 이 때, 각 TFT의 특성을 크게 저하시키지 않으면서, TFT 간 특성의 균일성을 향상시키기 위해서는 결정 성장 방향에 대한 액티브 채널 영역의 방향을 30 °내지 60 °의 각도로 기울어지게 제작함으로써 디바이스의 균일성을 향상시킬 수 있다(도 3c).

<22> 그러나, 이 방법 역시 SLS 결정화 기술에 의해 형성되는 유한 크기의 결정립을 이용함으로써, 치명적인 결정립 경계가 액티브 채널 영역 내에 포함될 확률이 존재하며, 따라서, TFT 간 특성 차이를 야기시키는 예측할 수 없는 불균일성이 존재하게 된다는 문제점이 있다.

<23> 또한, TFT의 특성 향상과 함께 고려해야 할 사항이 패널 내에 픽셀(화소)를 구동하는 TFT의 균일성이다.

<24> TFT가 고특성을 나타낸다 하더라도 기판 내 위치에 따라 특성이 달라진다면, 특히 TFT의 턴온 전압인 문턱 전압이 기판의 위치에 따라 달라지게 되면, 디스플레이의 균일한 화질 구현이 어렵다.



<25> 그러나, 결정립의 크기를 증가시키고, 그 성장 방향을 제어할 수 있는 결정화 방법, 예를 들어, SLS 등의 기술이 개발됨에 따라, 그에 적합한 TFT 기판 설계 및 제작을 해야 할 필요가 있다.

**【발명이 이루고자 하는 기술적 과제】**

<26> 본 발명은 위에서 설명한 바와 같은 문제점을 해결하기 위하여 안출된 것으로서, 본 발명의 목적은 구동 특성 우수하고 휘도 특성이 우수한 디스플레이 디바이스를 제공하는 것이다.

**【발명의 구성 및 작용】**

<27> 본 발명은 상기한 목적을 달성하기 위하여, 본 발명은

<28> 디스플레이 영역인 화소 영역에서 폴리 실리콘 기판의 프라이머리 결정립 경계와 박막 트랜지스터의 소스로부터 드레인으로 흐르는 전류 방향이 이루는 각이  $-30^\circ$  내지  $30^\circ$  가 되도록 제작된 것을 특징으로 하는 디스플레이 디바이스를 제공한다.

<29> 이하, 본 발명을 첨부한 도면을 참조하여 상세히 설명한다.

<30> 액티브 매트릭스 디스플레이용 TFT 제작시 TFT 특성에 직접, 간접적으로 중대한 영향을 미치는 다결정 실리콘의 결정립이 TFT 특성 향상을 위하여 크고 규칙화되는 경우, 결정립의 유한한 크기로 인하여, 인접한 결정립 사이에는 결정립 경계가 발생한다.

<31> 본 발명에서 "결정립 크기"라 함은 확인될 수 있는 결정립 경계 사이의 거리를 말하며, 통상 오차 범위에 속하는 결정립 경계의 거리라고 정의한다.

- <32> 결정립 경계에는 통상적으로 결정 성장 방향에 대하여 수직으로 발생하는 "프라이머리" 결정립 경계와 결정 성장 방향과 동일한 방향으로 발생하는 "세컨더리" 결정립 경계로 구분한다.
- <33> 도 4a는 TFT의 액티브 채널 영역에서 "프라이머리" 결정립 경계가 소스에서 드레인으로 흐르는 전류의 방향과 수직이 되도록 배치된 것을 나타내는 도면이고, 도 4b는 도 4a의 배치에 따라 제작된 TFT를 기판 내 위치에 따라 측정된  $V_{th}$  곡선을 나타내는 도면이다.
- <34> 도 5a는 TFT의 액티브 채널 영역에서 "프라이머리" 결정립 경계가 소스에서 드레인으로 흐르는 전류의 방향과 평행이 되도록 배치된 것을 나타내는 도면이고, 도 5b는 도 5a의 배치에 따라 제작된 TFT를 기판 내 위치에 따라 측정된  $V_{th}$  곡선을 나타내는 도면이다.
- <35> 도 4a에서 볼 수 있는 바와 같이, "프라이머리" 결정립 경계가 TFT의 소스에서 드레인으로 흐르는 전류 방향과 수직인 경우(도 4a)에는 "프라이머리" 결정립 경계가 전하 캐리어의 이동에 대하여 트랩으로 작용하며, 액티브 채널 영역 내에 "프라이머리" 결정립 경계의 수가 결정립 성장 방향에 평행하거나 기울어져 있는 "세컨더리" 결정립 경계의 수에 비하여 상대적으로 적고 액티브 채널 위치에 따라 그 수가 불규칙함으로 TFT의 균일성을 확보하기는 어렵다. 도 4b에서와 같이,  $V_{th}$ 가 일정하지 않음을 또한 알 수 있다.
- <36> 그러나, 전류 흐름에 대하여 트랩으로 작용할 수 있는 결정립 경계의 수는 "프라이머리" 결정립 경계만이 되고 "세컨더리" 결정립 경계는 트랩으로 작용하지 않으므로 전류 이동도 특성은 도 5a에 도시된 바와 같이,



"프라이머리" 결정립 경계가 소스에서 드레인으로 흐르는 전류 방향과 평행한 경우보다는 상대적으로 우수하다.

<37> 한편, 앞서 살펴본 바와 같이, 도 5a에서와 같이 전하 캐리어가 많은 수의 결정립 경계("세컨더리" 결정립 경계)를 가로질러 이동해야 하는 경우에는 (즉, "프라이머리" 결정립 경계가 전류 방향과 평행한 경우) 전하 캐리어에 대한 트랩인 결정립 경계의 수가 증가하여 전류 특성은 나쁘나, 반면에 액티브 채널의 기판 내에 위치 변화에 대한 변동성이 작으므로 (즉, 결정립 경계가 1개에서 2개로 바뀔 때의 변동성과 결정립 경계가 100개에서 102개로 바뀔 때의 변동성 차이) TFT의 균일성이 확보될 수 있다. 이는 도 5b에 도시된  $V_{th}$  곡선을 살펴보면,  $V_{th}$ 가 일정하게 유지되고 있음을 알 수 있다.

<38> 즉, "프라이머리" 결정립 경계는 결정립 경계의 숫자의 변화에 따라 전류 이동에 따른 변동성이 크나, "세컨더리" 결정립 경계는 결정립 경계 숫자의 변화에 따라 전류 이동에 따른 변동성이 작게 된다.

<39> 따라서, 본 발명에서는 디스플레이 디바이스에서 TFT의 균일성이 특히 요구되고 있는 영역인 디스플레이 영역은 화소가 배치된 영역으로 전류 특성보다는 TFT의 균일성이 요구되므로, 도 4b에서와 같이, "프라이머리" 결정립 경계가 전류의 흐름 방향에 대하여 평행하도록 제작한다.

<40> 물론 "프라이머리" 결정립 경계가 전류의 흐름 방향과 일정한 각도를 이루어도 균일성에는 커다란 영향이 없다. 그 각도는  $-30^\circ$  내지  $30^\circ$ 인 것이 바람직하다.

<41> 한편, 전류의 이동도는 배리어가 될 수 있는 결정립 경계가 적을수록 바람직하다. 따라서, 다수의 "세컨더리" 결정립 경계가 전류의 흐름에 미치는 영향이 작아지고 "프라

이머리" 결정립 경계가 전류의 이동에 미치는 영향이 커지게 되도록 구동 영역은 제작되는 것이 바람직하며, "프라이머리" 결정립 경계와 전류의 흐름 방향이 이루는 각도는 구동 영역에서는 30 °내지 150 °인 것이 바람직하다.

<42> 더욱 바람직하기로는 도 4a에서와 같이, "프라이머리" 결정립 경계가 전류의 흐름 방향에 대하여 수직이 되도록 제작한다.

<43> 한편, 본 발명에서 사용되는 다결정 실리콘 기판은 SLS(Sequential Lateral Solidification) 방법으로 결정립을 일정한 방향으로 성장시킬 수 있다.

<44> 상기 디바이스로는 반도체 디바이스 또는 디스플레이 디바이스이면 무관하며, 디스플레이 디바이스로는 액정 표시 장치(LCD) 또는 유기 전계 발광 소자(EL)를 사용하는 것이 바람직하다.

#### 【발명의 효과】

<45> 본 발명에 따라 제조된 TFT는 SLS 방법을 이용하여 디스플레이 어레이의 구동 TFT를 제작할 경우 액티브 채널의 방향을 세컨더리 그레인 바운더리와 수직하게 설계함으로써  $V_{th}$  및 이동도 특성을 균일하게 하고 전 화면에 걸쳐  $V_{th}$ 의 불균일에 의해 발생하는 디스플레이의 휘도 불균일성을 방지할 수 있다.



**【특허청구범위】**

**【청구항 1】**

디스플레이 영역인 화소 영역에서 폴리 실리콘 기판의 프라이머리 결정립 경계와 박막 트랜지스터의 소스로부터 드레인으로 흐르는 전류 방향이 이루는 각도가 - 30 °내지 30 °가 되도록 제작된 것을 특징으로 하는 디스플레이 디바이스.

**【청구항 2】**

제 1항에 있어서,

상기 프라이머리 결정립 경계와 상기 박막 트랜지스터의 소스로부터 드레인으로 흐르는 전류 방향이 수평이 되는 것인 디스플레이 디바이스.

**【청구항 3】**

제 2항에 있어서,

상기 프라이머리 결정립 경계는 상기 박막 트랜지스터의 액티브 채널 영역에서는 일정한 개수로 존재하는 디스플레이 디바이스.

**【청구항 4】**

제 1항에 있어서,

상기 디스플레이 디바이스는 유기 전계 발광 디스플레이 디바이스인 디스플레이 디바이스.

**【청구항 5】**

제 1항에 있어서,



상기 폴리 실리콘 기판은 SLS(Sequential Lateral Solidification) 방법으로 제작된 것인 디스플레이 디바이스.

**【청구항 6】**

제 1항에 있어서,

상기 디스플레이 디바이스의 구동 영역에서 폴리 실리콘 기판의 프라이머리 결정립 경계와 박막 트랜지스터의 소스로부터 드레인으로 흐르는 전류 방향이 이루는 각도가 30 °내지 150 °가 되도록 제작된 것을 특징으로 하는 디스플레이 디바이스.

**【청구항 7】**

제 6항에 있어서,

상기 구동 영역에서 상기 프라이머리 결정립 경계와 상기 박막 트랜지스터의 소스로부터 드레인으로 흐르는 전류 방향이 수직이 되는 것인 디스플레이 디바이스.

**【청구항 8】**

제 7항에 있어서,

상기 프라이머리 결정립 경계는 상기 박막 트랜지스터의 액티브 채널 영역에서는 일정한 개수로 존재하는 디스플레이 디바이스.

**【청구항 9】**

제 6항에 있어서,

상기 디스플레이 디바이스는 유기 전계 발광 디스플레이 디바이스인 디스플레이 디바이스.





1020020068232

출력 일자: 2003/5/3

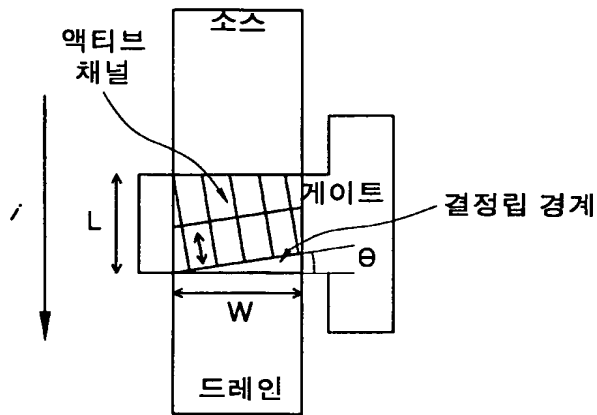
【청구항 10】

제 6항에 있어서,

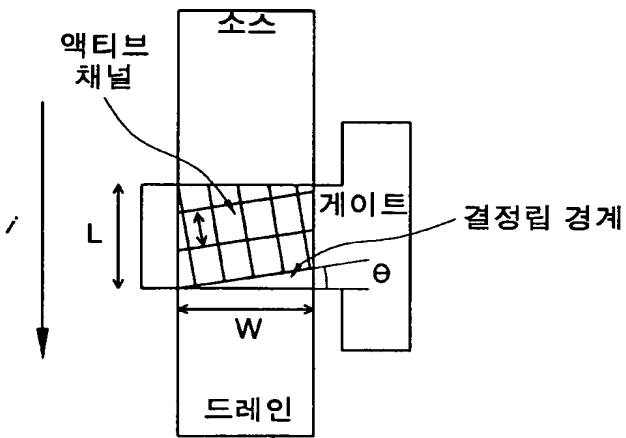
상기 폴리 실리콘 기판은 SLS(Sequential Lateral Solidification) 방법으로 제작  
된 것인 디스플레이 디바이스.

## 【도면】

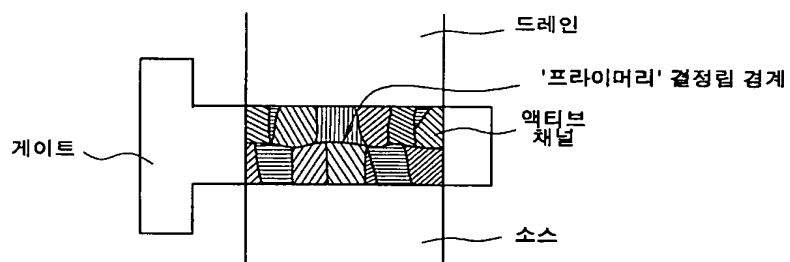
【도 1a】



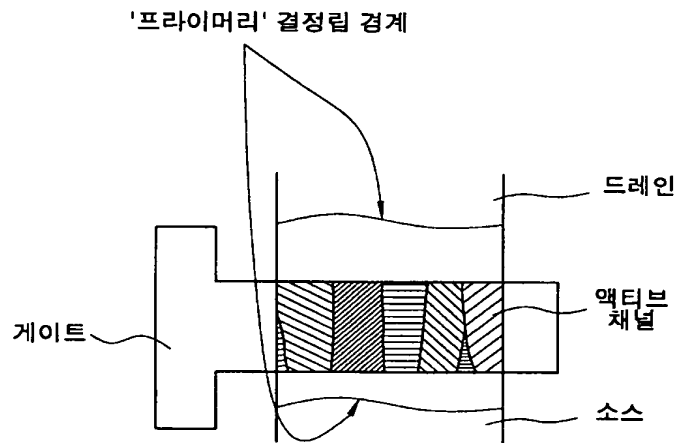
【도 1b】



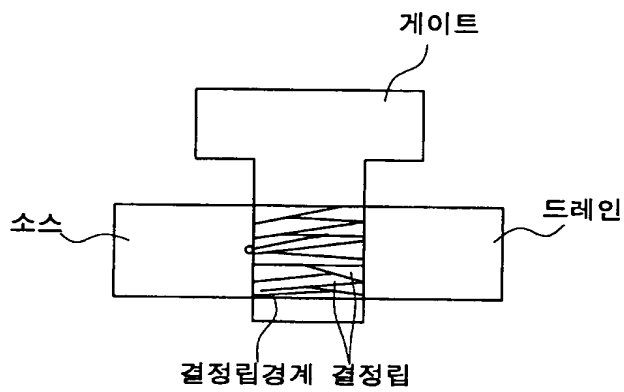
【도 2a】



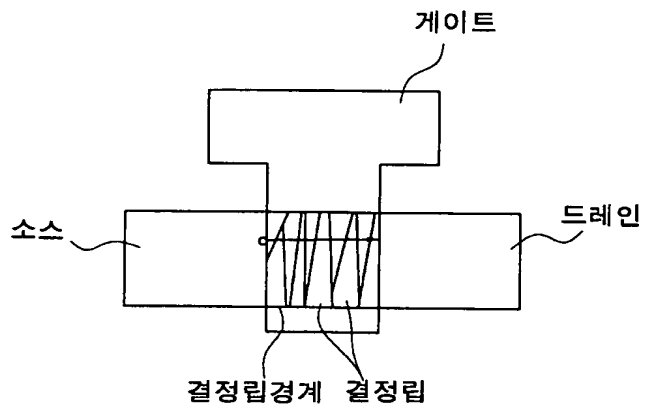
【도 2b】



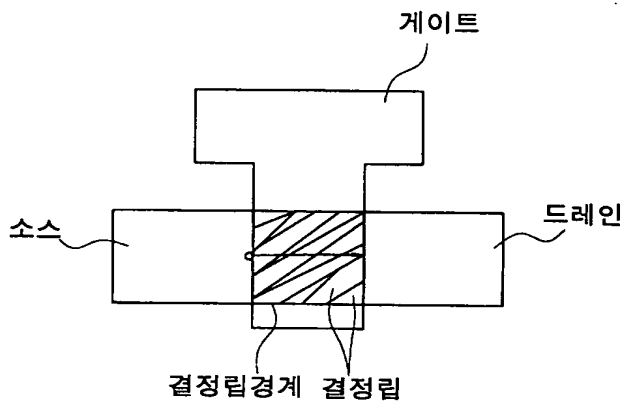
【도 3a】



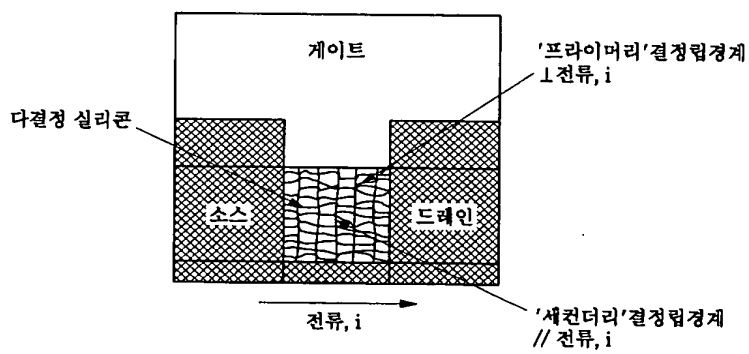
【도 3b】



【도 3c】

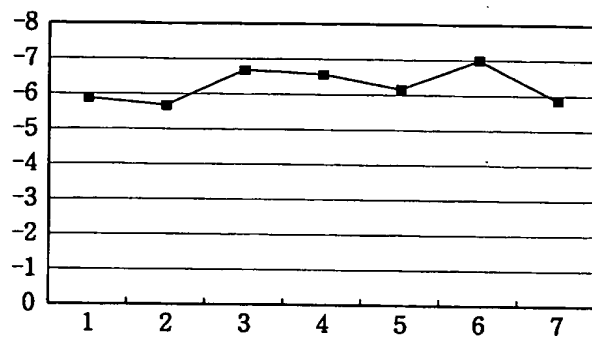


【도 4a】

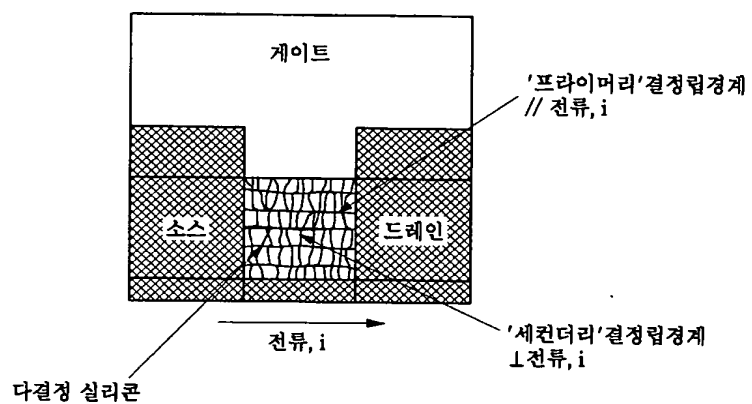




【도 4b】



【도 5a】



【도 5b】

